

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-243630

(P2003-243630A)

(43) 公開日 平成15年8月29日 (2003.8.29)

(51) Int.Cl.⁷

識別記号

F I

テーマコード(参考)

H 0 1 L 27/105
43/08H 0 1 L 43/08
27/10Z 5 F 0 8 3
4 4 7

審査請求 有 請求項の数 4 O L (全 8 頁)

(21) 出願番号 特願2002-39468 (P2002-39468)

(22) 出願日 平成14年2月18日 (2002.2.18)

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 元吉 真

東京都品川区北品川6丁目7番35号 ソニ
ー株式会社内

(74) 代理人 100086298

弁理士 船橋 國則

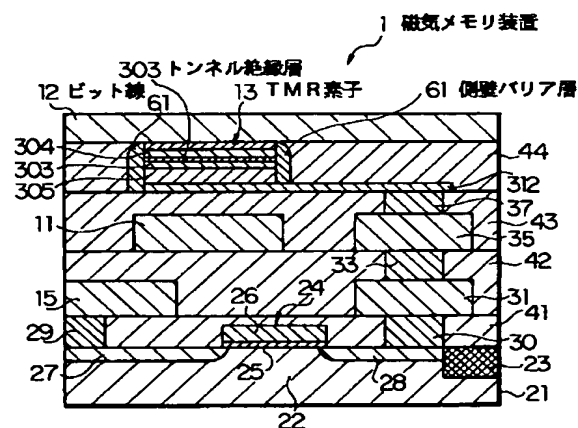
Fターム(参考) 5F083 FZ10 JA37 JA38 JA39 JA40
NA01 NA08 PR40

(54) 【発明の名称】 磁気メモリ装置およびその製造方法

(57) 【要約】

【課題】 TMR素子のトンネル絶縁層が酸化もしくは還元されることを防止して、素子特性の向上、信頼性の向上を図る。

【解決手段】 トンネル絶縁層303を強磁性体の磁化固定層302と記憶層304とで挟んでなるTMR素子13を有するものであり、強磁性体のスピン方向が平行もしくは反平行によって抵抗値が変化することを利用して情報を記憶するもので、TMR素子13を間にして立体的に交差するように配置される第1配線の書き込みワード線11および第2配線のビット線12を備え、書き込みワード線11とTMR素子13とは電氣的に絶縁され、ビット線12とTMR素子13とは電氣的に接続されている不揮発性の磁気メモリ装置1において、TMR素子13の側面は不純物を通さない側壁バリア層16で被覆されているものである。



【特許請求の範囲】

【請求項 1】 トンネル絶縁層を強磁性体で挟んでなるトンネル磁気抵抗素子を備え、前記強磁性体のスピン方向が平行もしくは反平行によって抵抗値が変化することを

利用して情報を記憶するもので、前記トンネル磁気抵抗素子を間にして立体的に交差するように配置される第 1 配線および第 2 配線を備え、

前記第 1 配線と前記トンネル磁気抵抗素子とは電氣的に絶縁され、前記第 2 配線と前記トンネル磁気抵抗素子とは電氣的に

接続されている不揮発性の磁気メモリ装置において、前記トンネル磁気抵抗素子の側面は不純物を通さない側壁バリア層で被覆されていることを特徴とする磁気メモリ装置。

【請求項 2】 前記側壁バリア層は、酸化アルミニウムもしくは窒化シリコンからなることを特徴とする請求項 1 記載の磁気メモリ装置。

【請求項 3】 トンネル絶縁層を強磁性体で挟んでなるトンネル磁気抵抗素子が形成されるもので、前記強磁性体のスピン方向が平行もしくは反平行によって抵抗値が

変化することを利用して情報を記憶する不揮発性の磁気メモリ装置の製造方法において、前記トンネル磁気抵抗素子を形成した後で前記トンネル磁気抵抗素子を被覆する絶縁膜を形成する前に、前記トンネル磁気抵抗素子の側面に不純物を通さない側壁バリア層を形成する工程を備えたことを特徴とする磁気メモリ装置の製造方法。

【請求項 4】 前記側壁バリア層を酸化アルミニウムもしくは窒化シリコンで形成することを特徴とする請求項 3 記載の磁気メモリ装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、磁気メモリ装置およびその製造方法に関し、詳しくは、トンネル磁気抵抗素子を構成する強磁性体のスピン方向が平行もしくは反平行によって抵抗値が変化することを利用して情報を記録する不揮発性の磁気メモリ装置およびその製造方法に関する。

【0002】

【従来の技術】情報通信機器、特に携帯端末などの個人用小型機器の飛躍的な普及にともない、これを構成するメモリ素子やロジック素子等の素子には、高集積化、高速化、低消費電力化など、一層の高性能化が要求されている。特に不揮発性メモリはユビキタス時代に必要不可欠の素子と考えられている。

【0003】例えば、電源の消耗やトラブル、サーバーとネットワークが何らかの障害により切断された場合であっても、不揮発性メモリは個人の重要な情報を保護することができる。そして、不揮発性メモリの高密度化、大容量化は、可動部分の存在により本質的に小型化が不

可能なハードディスクや光ディスクを置き換える技術としてますます重要になってきている。

【0004】また、最近の携帯機器は不要な回路ブロックをスタンバイ状態にしてでき得る限り消費電力を抑えようと設計されているが、高速ネットワークメモリと大容量ストレージメモリを兼ねることができる不揮発性メモリが実現できれば、消費電力とメモリとの無駄を無くすることができる。また、電源を入ると瞬時に起動できる、いわゆるインスタント・オン機能も高速の大容量不揮発性メモリが実現できれば可能になってくる。

【0005】不揮発性メモリとしては、半導体を用いたフラッシュメモリや、強誘電体を用いた FRAM (Ferroelectric Random Access Memory) などがあげられる。しかしながら、フラッシュメモリは、書き込み速度が μ 秒の桁であるため遅いという欠点がある。一方、FRAM においては、書き換え可能回数が $10^{11} \sim 10^{14}$ で完全にスタティックランダムアクセスメモリやダイナミックランダムアクセスメモリに置き換えるには耐久性が低いという問題が指摘されている。また、強誘電体キャパシタの微細加工が難しいという課題も指摘されている。

【0006】これらの欠点を有さない不揮発性メモリとして注目されているのが、MRAM (Magnetic Random Access Memory) とよばれる磁気メモリである。初期の MRAM は J. M. Daughton, "Thin Solid Films" Vol. 216 (1992), p. 162-168 で報告されている AMR (Anisotropic Magneto Resistive) 効果や D. D. Tang et al., "IEDM Technical Digest" (1997), p. 995-997 で報告されている GMR (Giant Magneto Resistance) 効果を使ったスピンバルブを基にしたものであった。しかし、負荷のメモリセル抵抗が $10 \Omega \sim 100 \Omega$ と低いと、読み出し時のビットあたりの消費電力が大きく大容量化が難しいという欠点があった。

【0007】一方 TMR (Tunnel Magneto Resistance) 効果は R. Meservey et al., "Physics Reports" Vol. 238 (1994), p. 214-217 で報告されているように抵抗変化率が室温で $1\% \sim 2\%$ しかなかったが、近年 T. Miyazaki et al., "J. Magnetism & Magnetic Material" Vol. 139 (1995), L231 で報告されているように抵抗変化率 20% 近く得られるようになり、TMR 効果を使った MRAM に注目が集まるようになってきている。

【0008】MRAM は、構造が単純であるため高集積化が容易であり、また磁気モーメントの回転により記録を行うために、書き換え回数が大であると予測されている。またアクセス時間についても、非常に高速であることが予想され、既に 100 MHz で動作可能であることが、R. Scheuerlein et al., "ISSCC Digest of Technical Papers" (Feb. 2000), p. 128-129 で報告されている。

【0009】

【発明が解決しようとする課題】TMR 効果を用いた M

RAMは、強磁性体に挟まれた厚さが0.5nm～5nmの酸化膜（トンネル酸化膜）のトンネル抵抗が上記強磁性体の磁化の方向によって変わることを利用して記憶を行っている。しかしながら、トンネル酸化膜の厚さに対してトンネル抵抗は大きく変化するため、トンネル酸化膜の厚さを精密に均一に作る必要がある。集積度やデバイスの性能にもよるがこのバラツキは3%～5%程度に抑える必要がある。

【0010】これはトンネル酸化膜の形成時における膜厚の均一性のみならず、後のレジスタッシング工程（K.Tsujii et al., "IEDM" (2001), p799）、層間絶縁膜中に含まれる水素やフォーミングガスによるシタ工程での水素や酸素の拡散等によって、トンネル酸化膜が還元される、強磁性体が酸化される等によって、強磁性体間のトンネル酸化膜の膜厚がバラツキ、程度がひどい場合は短絡にまで至るという問題があった。

【0011】

【課題を解決するための手段】本発明は、上記課題を解決するためになされた磁気メモリ装置およびその製造方法である。

【0012】本発明の磁気メモリ装置は、トンネル絶縁層を強磁性体で挟んでなるトンネル磁気抵抗素子を備え、前記強磁性体のスピン方向が平行もしくは反平行によって抵抗値が変化することを利用して情報を記憶するもので、前記トンネル磁気抵抗素子を間にして立体的に交差するように配置される第1配線および第2配線を備え、前記第1配線と前記トンネル磁気抵抗素子とは電気的に絶縁され、前記第2配線と前記トンネル磁気抵抗素子とは電気的に接続されている不揮発性の磁気メモリ装置において、前記トンネル磁気抵抗素子の側面は不純物

を通さない側壁バリア層で被覆されているものである。【0013】上記磁気メモリ装置では、トンネル磁気抵抗素子の側面は不純物を通さない側壁バリア層で被覆されていることから、例えば還元性物質の水素イオンや酸化性物質の水酸基イオンがトンネル磁気抵抗素子の側面より侵入することが防止される。この結果、例えば層間絶縁膜中に含まれる水素やフォーミングガスによるシタ工程での水素の拡散による還元作用によって、トンネル磁気抵抗素子のトンネル絶縁層の膜厚が変化して膜厚が薄くなり、還元反応が進みすぎた場合にトンネル絶縁層を挟み強磁性体層同士が短絡するという問題が回避される。また、トンネル絶縁層を挟んで形成される強磁性体層が酸化され、それによってトンネル絶縁層の膜厚が厚くなるという問題も回避される。

【0014】本発明の磁気メモリ装置の製造方法は、トンネル絶縁層を強磁性体で挟んでなるトンネル磁気抵抗素子が形成されるもので、前記強磁性体のスピン方向が平行もしくは反平行によって抵抗値が変化することを利用して情報を記憶する不揮発性の磁気メモリ装置の製造方法において、前記トンネル磁気抵抗素子を形成した後

で前記トンネル磁気抵抗素子を被覆する絶縁膜を形成する前に、前記トンネル磁気抵抗素子の側面に不純物を通さない側壁バリア層を形成する工程を備えている。

【0015】上記磁気メモリ装置の製造方法では、トンネル磁気抵抗素子の側面に不純物イオンを通さない側壁バリア層を形成することから、例えば還元性物質の水素イオンや酸化性物質の水酸基イオンがトンネル磁気抵抗素子の側面より侵入することが防止される。この結果、例えば層間絶縁膜の形成工程において層間絶縁膜中より発生する水素の拡散や、フォーミングガスによるシタ工程での水素の拡散による還元作用によって、トンネル磁気抵抗素子のトンネル絶縁層の膜厚が変化して膜厚が薄くなり、還元反応が進みすぎた場合にトンネル絶縁層を挟み強磁性体層同士が短絡するという問題が回避される。また、トンネル絶縁層を挟んで形成される強磁性体層が酸化され、それによってトンネル絶縁層の膜厚が厚くなるという問題も回避される。

【0016】

【発明の実施の形態】本発明の磁気メモリ装置に係る実施の形態を、図1の概略構成断面図および図2の概略構成斜視図によって説明する。

【0017】図1に示すように、半導体基板（例えばp型半導体基板）21の表面側にはp型ウエル領域22が形成されている。このp型ウエル領域22には、トランジスタ形成領域を分離する素子分離領域23が、いわゆるSTI（Shallow Trench Isolation）で形成されている。上記p型ウエル領域22上には、ゲート絶縁膜25を介してゲート電極（ワード線）26が形成され、ゲート電極26の両側におけるp型ウエル領域22には拡散層領域（例えばN⁺拡散層領域）27、28が形成され、選択用の電界効果型トランジスタ24が構成されている。

【0018】上記電界効果型トランジスタ24は読み出しのためのスイッチング素子として機能する。これは、n型またはp型電界効果型トランジスタの他に、ダイオード、バイポーラトランジスタ等の各種スイッチング素子を用いることも可能である。

【0019】上記電界効果型トランジスタ24を覆う状態に第1絶縁膜41が形成されている。この第1絶縁膜41には上記拡散層領域27、28に接続するコンタクト（例えばタングステンプラグ）29、30が形成されている。さらに第1絶縁膜41上にはコンタクト29に接続するセンス線15、コンタクト30に接続する第1ランディングパッド31等が形成されている。

【0020】上記第1絶縁膜41上には、上記センス線15、第1ランディングパッド31等を覆う第2絶縁膜42が形成されている。この第2絶縁膜42には上記第1ランディングパッド31に接続するコンタクト（例えばタングステンプラグ）33が形成されている。さらに上記第2絶縁膜42上には、コンタクト33に接続する

第2ランディングパッド35、書き込みワード線11等が形成されている。

【0021】上記第2絶縁膜42上には、上記書き込みワード線11、第2ランディングパッド35等を覆う第3絶縁膜43が形成されている。この第3絶縁膜43には、上記第2ランディングパッド35に接続するコンタクト（例えばタングステンプラグ）37が形成されている。さらに上記第3絶縁膜43上には、上記書き込みワード線11上方より上記コンタクト37の上端部に接続する下地導電層312が導電性材料により形成されている。この下地導電層312は反強磁性体層と同様の材料で形成されるものであってもよい。

【0022】さらに、上記下地導電層312上には上記反強磁性体層305が形成され、この反強磁性体層305上でかつ上記書き込みワード線11の上方には、トンネル絶縁層303を強磁性体層からなる磁化固定層302と記憶層304で挟む構成を有する情報記憶素子（以下、TMR素子という）13が形成されている。このTMR素子13については、後に詳述する。

【0023】上記TMR素子13の側壁には、水素（水素イオンも含む）や水酸基イオン、酸素等に対するバリア性が高い窒化シリコン（例えばプラズマ窒化シリコンシリコン）もしくは酸化アルミニウムからなるものでサイドウォール状の側壁バリア層61が形成されている。なお、この側壁バリア層61は、TMR素子13のトンネル絶縁層303の側壁、およびトンネル絶縁層303と記憶層304との界面近傍の側壁を被覆するように形成されていれば、必ずしもTMR素子13の側壁全面を被覆する必要はない。

【0024】上記第3の絶縁膜43上には上記反強磁性体層305、TMR素子13等を覆う第4の絶縁膜44が形成されている。この第4の絶縁膜44は表面が平坦化され、上記TMR素子13の最上層が露出されている。上記第4の絶縁膜44上には、上記TMR素子13の上面に接続するものでかつ上記書き込みワード線11と上記TMR素子13を間にして立体的に交差（例えば直交）する第2配線のビット線12が形成されている。

【0025】次に、上記TMR素子13の一例を、図2の概略構成斜視図によって説明する。図2に示すように、上記反強磁性体層305上に、第1の磁化固定層306と磁性層が反強磁性的に結合するような導電体層307と第2の磁化固定層308とを順に積層してなる磁化固定層302、トンネル絶縁層303、記憶層304、さらにキャップ層313を順に積層して構成されている。ここでは磁化固定層302を積層構造としたが、強磁性体層の単層構造であってもよく、もしくは3層以上の強磁性体層を、導電体層を挟んで積層させた構造であってもよい。

【0026】上記記憶層304、上記第1の磁化固定層306、308は、例えば、ニッケル、鉄もしくはコバ

ルト、またはニッケル、鉄およびコバルトのうちの少なくとも2種からなる合金のような、強磁性体からなる。

【0027】上記導電体層307は、例えば、ルテニウム、銅、クロム、金、銀等で形成されている。

【0028】上記第1の磁化固定層306は、反強磁性体層305と接する状態に形成されていて、これらの層間に働く交換相互作用によって、第1の磁化固定層306は、強い一方向の磁気異方性を有している。

【0029】上記反強磁性体層305は、例えば、鉄・マンガン合金、ニッケル・マンガン合金、白金マンガン合金、イリジウム・マンガン合金、ロジウム・マンガン合金、コバルト酸化物およびニッケル酸化物のうちの1種を用いることができる。

【0030】上記トンネル絶縁層303は、例えば、酸化アルミニウム、酸化マグネシウム、酸化シリコン、窒化アルミニウム、窒化マグネシウム、窒化シリコン、酸化窒化アルミニウム、酸化窒化マグネシウムもしくは酸化窒化シリコンからなる。

【0031】上記トンネル絶縁層303は、上記記憶層304と上記磁化固定層302との磁氣的結合を切るとともに、トンネル電流を流すための機能を有する。これらの磁性膜および導電体膜は、主に、スパッタリング法によって形成される。トンネル絶縁層は、スパッタリング法によって形成された金属膜を酸化、窒化もしくは酸化窒化させることにより得ることができる。

【0032】さらに最上層にはキャップ層313が形成されている。このキャップ層313は、TMR素子13と別のTMR素子13とを接続する配線との相互拡散防止、接触抵抗低減および記憶層304の酸化防止という機能を有する。通常、銅、窒化タンタル、タンタル、窒化チタン等の材料により形成されている。上記反強磁性体層305は、TMR素子と直列に接続されるスイッチング素子との接続に用いられる下地導電層312（図1参照）を兼ねることも可能である。

【0033】次に上記磁気メモリ装置1の動作を説明する。上記TMR素子13では、磁気抵抗効果によるトンネル電流変化を検出して情報を読み出すが、その効果は記憶層304と第1、第2の磁化固定層306、308との相対磁化方向に依存する。

【0034】また上記TMR素子13では、ビット線12および書き込みワード線11に電流を流し、その合成磁界で記憶層304の磁化の方向を変えて「1」または「0」を記録する。読み出しは磁気抵抗効果によるトンネル電流変化を検出して行う。記憶層304と磁化固定層305の磁化方向が等しい場合を低抵抗（これを例えば「0」とする）とし、記憶層304と磁化固定層305の磁化方向が反平行の場合を高抵抗（これを例えば「1」とする）とする。

【0035】本発明の磁気メモリ装置1では、TMR素子13の側面、特にトンネル絶縁層303の側面とこの

トンネル絶縁層303を挟む磁化固定層302および記憶層304との界面付近の側面は、水素（水素イオンも含む）、水酸基、酸素等に対してバリア性が高い窒化シリコンまたは酸化アルミニウムからなる側壁バリア層61で覆われている構成が採用されていることから、第4絶縁膜44の形成開始時における酸化性雰囲気や層間絶縁膜中に含まれる水素（水素イオンも含む）や水酸基イオンの侵入を防御することができる。このため、TMR素子13の特性の劣化やトンネル絶縁層303の膜厚バラツキを生じることが抑えられる。

【0036】一方、本発明の磁気メモリ装置1の比較例として、TMR素子13の側面に側壁バリア層61が形成されていない磁気メモリ装置では、TMR素子13を被覆するP-TEOS（Plasma Tetra-EthoxySilane）やHDP（High Density Plasma CVD）等の通常使用される酸化シリコン系絶縁膜が形成された際に、TMR素子のトンネル絶縁層は、酸化シリコン系絶縁膜中に含まれる水素（水素イオン（ H^+ ）も含む）や水酸基イオン（ OH^- ）によって還元され、最悪の場合にはトンネル絶縁層としての機能が消滅する。また上記酸化シリコン系絶縁膜の成膜工程を開始した直後の酸化性雰囲気中でTMR素子の特に金属（もしくは金属化合物）膜が酸化され、トンネル絶縁層の膜厚にばらつきを生じさせる。

【0037】次に、本発明の磁気メモリ装置の製造方法に係る実施の形態を、図3の製造工程断面図によって説明する。

【0038】まず、図示はしないが、半導体基板に、読み出しトランジスタを備えた読み出し回路、それを覆う第1絶縁膜等を形成する。さらに図3の（1）に示すように、第1絶縁膜41に、図示はしていない読み出しトランジスタの拡散層に接続されるコンタクト29、30等を形成する。さらに上記第1絶縁膜41上にコンタクト29に接続するセンス線15、コンタクト30に接続する第1ランディングパッド31等を形成する。次いで上記この第1絶縁膜41上に、例えばテトラエトキシシランを原料に用いたプラズマCVD法により、上記第1ランディングパッド31、センス線15等を覆う酸化シリコン（P-TEOS）膜（図示せず）を例えば100nmの厚さに成膜し、次いで高密度プラズマCVD法により、酸化シリコン（HDP）膜421を例えば800nmの厚さに成膜し、さらに酸化シリコン（P-TEOS）膜422を例えば1200nmに厚さに成膜して、第2絶縁膜42を形成する。その後、例えば化学的機械研磨によって、上記第1ランディングパッド31上に例えば700nmの厚さの膜厚を残すように、上記第2絶縁膜42を研磨する。

【0039】次に、上記平坦化された上記第2絶縁膜42上に、例えばプラズマCVD法により、エッチングストップ層（図示せず）を、例えば窒化シリコン（P-SiN）膜を例えば20nmの厚さに成膜して形成する。

その後、レジスト塗布工程、リソグラフィー工程、エッチング工程を経て、上記エッチングストップ層47にビアホールパターンを開く。

【0040】次いで、上記ビアホールパターンを埋め込むように上記エッチングストップ層上にP-TEOS膜を例えば300nmの厚さに成膜して、第3絶縁膜43（431）を形成する。その後、レジスト塗布工程、リソグラフィー工程、エッチング工程を経て、第3絶縁膜431に配線溝49を形成するとともに上記第1ランディングパッド31に達するビアホール48を再び開く。このエッチング工程は、窒化シリコンに対して酸化シリコンが選択的にエッチングされる条件で行う。

【0041】次いで、PVD（Physical Vapor Deposition）法によって、上記ビアホール48および上記配線溝49の各内面にバリア金属層（図示せず）を、例えば窒化タンタル膜またはタンタル膜を20nmの厚さに堆積した後チタン膜を5nmの厚さに堆積して形成する。次いで、スパッタリングによって、銅を80nmの厚さに堆積した後、電解めっき法によって、上記ビアホール48および上記配線溝49を埋め込むように、銅を堆積する。その後、化学的機械研磨によって、第3絶縁膜431上に堆積した余剰のタングステンとバリア金属層とを除去して、上記配線溝49内にバリア金属層を介して銅より成る書き込みワード線11、第2ランディングパッド35を形成するとともに、上記ビアホール48内にバリア金属層を介して銅より成るプラグ50を形成する。

【0042】その後、上記第3絶縁膜431上に上記書き込みワード線11、第2ランディングパッド35等を覆う上層部分の第3絶縁膜43（432）を、例えばP-TEOS膜を例えば100nmの厚さに堆積して形成する。このように、書き込みワード線11、第2ランディングパッド35等を覆う第3絶縁膜43がP-TEOS膜で形成される。

【0043】上記プロセスは一例であって、例えば、センス線15、第1ランディングパッド31等は溝配線技術によって形成することも可能であり、書き込みワード線11、第2ランディングパッド35等は通常の配線技術によって形成することも可能である。

【0044】次いで、レジスト塗布工程、リソグラフィー工程により、上記第3の絶縁膜43上にマスク（図示せず）を形成した後、そのマスクを用いてエッチングにより第2ランディングパッド35に接続するビアホール51を形成する。

【0045】続いて、PVD（Physical Vapor Deposition）法によって、バリア層（図示せず）、反強磁性体層305、強磁性体からなる磁化固定層302、トンネル絶縁層303、強磁性体からなる記憶層304、キャップ層313を順次成膜する。

【0046】上記バリア層には、例えば、窒化チタン、

タンタルもしくは窒化タンタルを用いることができる。上記反強磁性体層 305 には、例えば、鉄・マンガン、ニッケル・マンガン、白金・マンガン、イリジウム・マンガン等のマンガン合金を用いることができる。

【0047】強磁性体からなる上記磁化固定層 302 には、例えば、ニッケル・鉄、コバルト・鉄、コバルト合金等の強磁性を有する合金材料を用いることができる。この磁化固定層 302 は反強磁性体層 305 との交換結合によって、磁化の方向がピンニング (pinning) される。なお、上記磁化固定層 302 は前記図 2 によって説明したように、導電体層を挟む強磁性体層の積層構造としてもよい。

【0048】上記トンネル絶縁層 303 には、例えば、酸化アルミニウムが用いられる。このトンネル絶縁層 303 は、通常、0.5 nm ～ 5 nm 程度の非常に薄い膜で形成される必要があるため、例えば、ALD (Atomic Layer Deposition) 法、もしくはスパッタリングによる成膜後にプラズマ酸化して形成する。

【0049】強磁性体からなる上記記憶層 304 には、例えば、ニッケル・鉄、コバルト・鉄等の強磁性を有する合金材料を用いることができる。この記憶層 304 は、TMR 素子 13 の外部印加磁場によって、磁化の方向が磁化固定層 302 に対して平行もしくは反平行に変えることができる。

【0050】上記キャップ層 313 は、例えば、タングステン、タンタル、窒化チタン等で形成することができる。

【0051】次いで、図 3 の (2) に示すように、レジスト塗布工程、リソグラフィー工程により、上記キャップ層 313 上にマスクを形成した後、そのマスクを用いてエッチング (例えば反応性イオンエッチング) により上記キャップ層 313 をエッチングする。その後レジストのマスクを例えばアッシングにより除去した後、上記キャップ層 313 をマスクにして TMR 素子を形成するための上記積層膜 (例えば記憶層 304 ～ 反強磁性体層 305) を加工して、TMR 素子 13 を形成する。図面では記憶層 304 から磁化固定層 302 上までを加工している。エッチングの終点は、トンネル絶縁層 303 から最下層の反強磁性体層 305 の途中で終わるように設定する。図面では磁化固定層 302 上でエッチングが終了している。このエッチングには、エッチングガスとして例えば塩素 (Cl) を含んだハロゲンガスもしくは一酸化炭素 (CO) にアンモニア (NH₃) を添加したガス系を用いる。

【0052】次に、側壁バリア層を形成するために、上記 TMR 素子 13 を被覆するように例えば窒化シリコン (例えばプラズマ窒化シリコンシリコン) 膜を例えば化学的気相成長法によって堆積する。次いで、窒化シリコン膜を全面エッチバックして、TMR 素子 13 の側面に P-窒化シリコン膜をサイドウォール状に残すことで

側壁バリア層 61 を形成する。この側壁バリア層 61 は、少なくとも TMR 素子 13 のトンネル絶縁層 303 側面およびトンネル絶縁層 303 と記憶層 304 との界面を覆うように形成される必要がある。また側壁バリア層 61 は、水素 (水素イオンも含む) や水酸基イオン、酸素等に対するバリア性が高い絶縁膜であればよく、窒化シリコン膜の他に例えば酸化アルミニウム膜で形成することができる。なお、成膜方法は、TMR 素子 13 の側面に膜付けできる成膜方法であればいかなる成膜方法であってもよく、例えばスパッタリングによる成膜もできる。

【0053】次いで、レジスト塗布技術とリソグラフィー技術とによって、レジストマスクを形成し、それを用いた反応性イオンエッチングにより、残りの TMR 材料を加工して、TMR 素子 13 と第 2 ランディングパッド 35 とを接続するバイパス線 317 を TMR 積層膜の一部を用いて形成する。ここでは、主として磁化固定層 302 と反強磁性体層 305 とバリア層とで形成する。

【0054】次に、図 3 の (3) に示すように、CVD 法もしくは PVD 法によって、TMR 素子 13 を覆うように全面に酸化シリコンもしくは酸化アルミニウム等からなる第 4 絶縁膜 44 を堆積する。このとき TMR 素子 13 の側面は、窒化シリコンまたは酸化アルミニウムからなる側壁バリア層 61 によって覆われているため、第 4 絶縁膜 44 の堆積開始時に酸化性雰囲気中にさらされることは無い。その後、化学的機械研磨によって、その堆積した第 4 の絶縁膜 44 表面を平坦化するとともに、TMR 素子 13 の最上層のキャップ層 313 を露出させる。

【0055】次いで、標準的な配線形成技術によって、書き込みワード線 11 に TMR 素子 13 を間にして立体的に交差しかつ TMR 素子 13 に接続するビット線 12、周辺回路の配線 (図示せず)、ボンディングパッド領域 (図示せず) 等を形成する。さらに全面にプラズマ窒化シリコン膜からなる第 5 絶縁膜 (図示せず) を形成した後、上記ボンディングパッド部分 (図示せず) を開口して、LSI のウエハプロセス工程を完了させる。

【0056】上記磁気メモリ装置の製造方法では、TMR 素子 13 の側面に不純物イオンを通さない側壁バリア層 61 を形成することから、例えば還元性物質の水素イオンや酸化性物質の水酸基イオンが TMR 素子 13 の側面より侵入することが防止される。この結果、例えば第 4 絶縁膜 44 の形成工程において第 4 絶縁膜 44 中より発生する水素の拡散や、フォーミングガスによるシタ工程での水素の拡散による還元作用によって、TMR 素子 13 のトンネル絶縁層 303 の膜厚が変化して膜厚が薄くなり、還元反応が進みすぎた場合にトンネル絶縁層 303 を挟み磁化固定層 302 と記憶層 304 とが短絡するという問題が回避される。また、トンネル絶縁層 303 を挟んで形成される磁化固定層 302 や記憶層 30

11

4が酸化され、それによってトンネル絶縁層303の膜厚が厚くなるという問題も回避される。

【0057】なお、上記実施の形態で説明した絶縁膜の構成は一例であって、素子間、配線間等の電氣的絶縁が達成される構成であれば、いかなる絶縁膜構成であってもよい。また上記実施の形態で示した各種膜の膜厚等の数値は一例であって、適宜各数値は設定される。

【0058】

【発明の効果】以上、説明したように本発明の磁気メモリ装置によれば、TMR素子側面に水素（水素イオンも含む）や水酸基イオン、酸素等に対してバリア性が高い側壁バリア層が備えられているので、TMR素子を覆う絶縁膜を形成する際の成膜開始直後の酸化性雰囲気でTMR素子が酸化されることがなく、また絶縁膜中に含まれる水素（水素イオンも含む）や水酸基イオンによって酸化や還元を受けることがなく、TMR特性の劣化やトンネル抵抗バラツキの増加が抑えることができる。よって、特性劣化がなく信頼性の高いTMR素子を搭載した磁気メモリ装置を提供することができる。

【0059】本発明の磁気メモリ装置の製造方法によれば、TMR素子側面に水素（水素イオンも含む）や水酸*

12

*基イオン、酸素等に対してバリア性が高い側壁バリア層を形成するので、TMR素子を覆う絶縁膜を形成する際の成膜開始直後の酸化性雰囲気でTMR素子が酸化されることがなく、絶縁膜中に含まれる水素（水素イオンも含む）や水酸基イオンによって、酸化や還元を受けることがない。このため、TMR特性の劣化やトンネル抵抗バラツキの増加を抑えることができる。よって、特性劣化がなく信頼性の高いTMR素子を搭載した磁気メモリ装置を製造することができる。

10 【図面の簡単な説明】

【図1】本発明の磁気メモリ装置に係る実施の形態を示す概略構成断面図である。

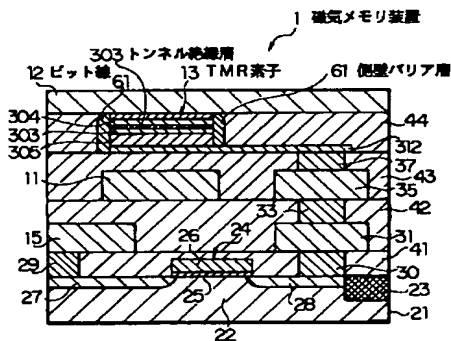
【図2】TMR素子の一例を示す概略構成斜視図である。

【図3】本発明の磁気メモリ装置の製造方法に係る実施の形態を示す製造工程断面図である。

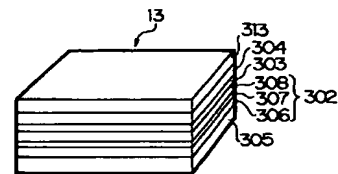
【符号の説明】

1…磁気メモリ装置、11…書き込みワード線、12…ビット線、13…TMR素子、61…側壁バリア層、303…トンネル絶縁層

【図1】



【図2】



【図 3】

